

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

Appl. No. 10/040,376
Doc. Ref. AN1

PUBLICATION NUMBER : 05308204
PUBLICATION DATE : 19-11-93

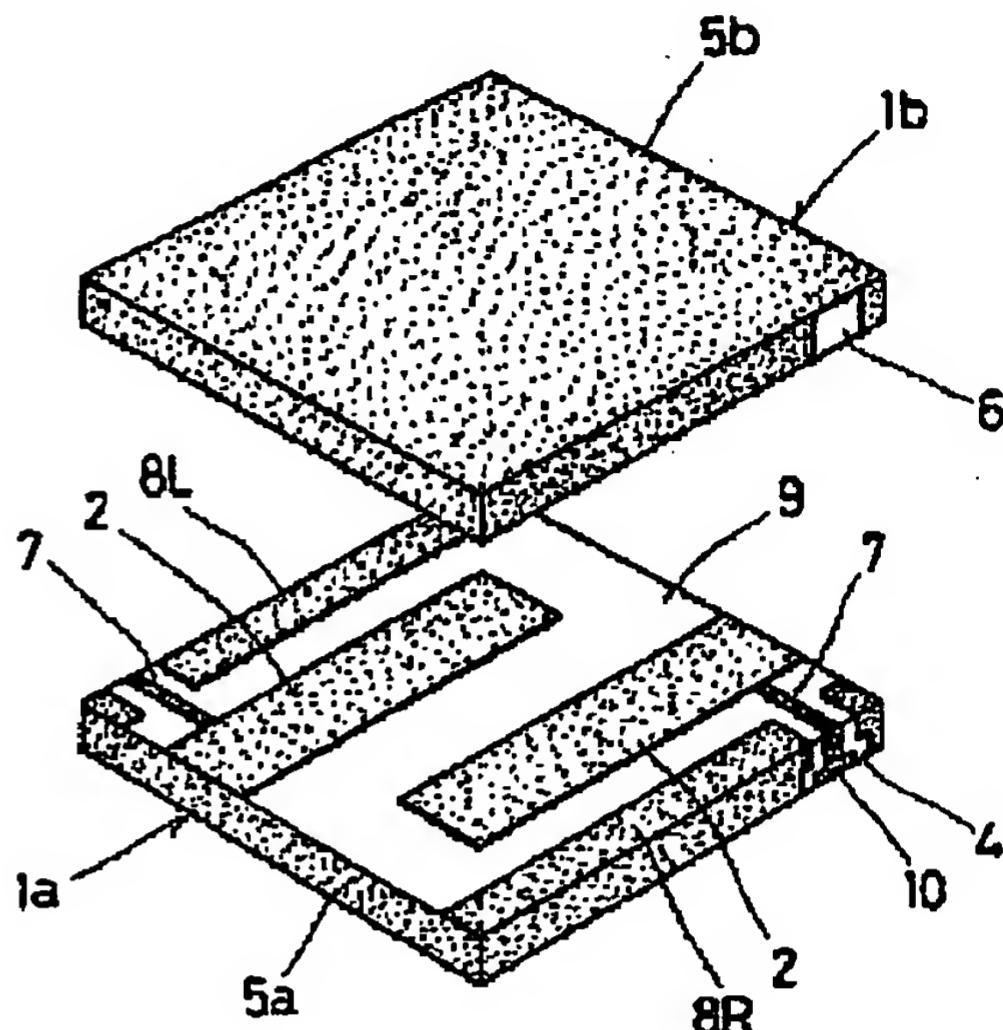
APPLICATION DATE : 30-04-92
APPLICATION NUMBER : 04139865

APPLICANT : NGK SPARK PLUG CO LTD;

INVENTOR : ITO KENJI;

INT.CL. : H01P 1/203 H01P 1/205

TITLE : ADJUSTMENT METHOD FOR
ATTENUATION POLE FOR STRIP LINE
FILTER



ABSTRACT : PURPOSE: To adjust an interval between both attenuation poles later in the strip line filter in which a low frequency portion and a high frequency portion of an attenuation band have an attenuation pole.

CONSTITUTION: Internal shield conductors 8R, 8L are formed in parallel with a band resonance conductor 2 at both side ridges of a lamination face 9 of a dielectric board 1a. In this case, an interval between both attenuation poles caused at the low frequency portion and the high frequency portion of an attenuation band is adjusted by removing partially inner shield conductors 8L, 8R.

COPYRIGHT: (C)1993,JPO&Japio

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-308204

(43) 公開日 平成5年(1993)11月19日

(51) Int.Cl.⁵

H 01 P 1/203
1/205

識別記号

庁内整理番号

F I

技術表示箇所

K

審査請求 未請求 請求項の数1(全5頁)

(21) 出願番号

特願平4-139865

(22) 出願日

平成4年(1992)4月30日

(71) 出願人 000004547

日本特殊陶業株式会社

愛知県名古屋市瑞穂区高辻町14番18号

(72) 発明者 清水 寛之

名古屋市瑞穂区高辻町14番18号 日本特殊
陶業株式会社内

(72) 発明者 伊藤 憲治

名古屋市瑞穂区高辻町14番18号 日本特殊
陶業株式会社内

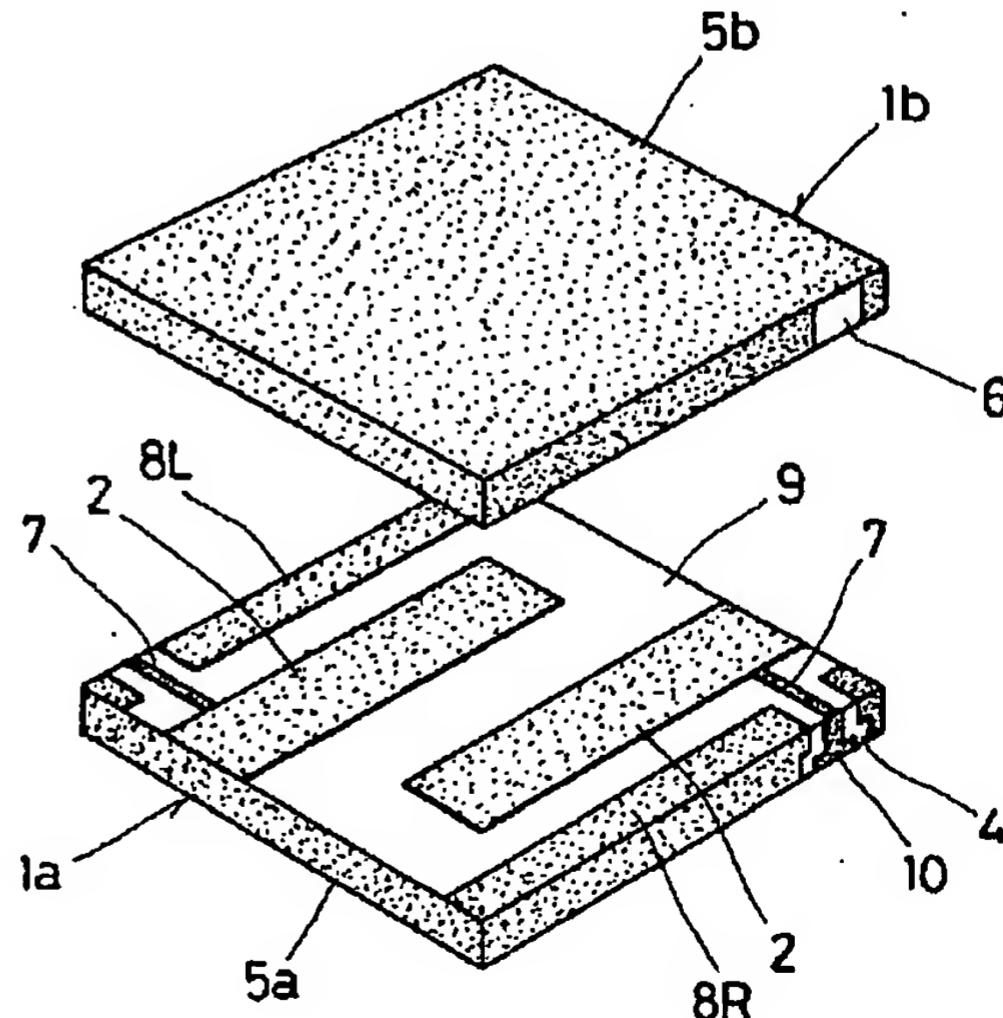
(74) 代理人 弁理士 松浦 喜多男

(54) 【発明の名称】 ストリップラインフィルタの減衰極調整法

(57) 【要約】

【目的】 減衰域の低域部分と高域部分に減衰極を生じるストリップラインフィルタにおいて、両減衰極の間隔を後発的に調整することができるようとする。

【構成】 誘電体基板1aの積層面9の両側縁に、帯状共振導体2と並行に内部シールド導体8R, 8Lを形成し、該内部シールド導体8R, 8Lを部分的に削除することによって、減衰域の低域部分と高域部分に生ずる両減衰極の間隔を調整する。



【特許請求の範囲】

【請求項1】 外表面と側面に外部シールド導体が形成された一対の誘電体基板の積層面に、複数の帯状共振導体からなる所定導体パターンを配設し、該所定導体パターンの各帯状共振導体の一端を前記側面の外部シールド導体に接続したストリップラインフィルタにおいて、積層面の両側縁に側面の外部シールド導体と接続された内部シールド導体を前記帯状共振導体と平行に形成し、該内部シールド導体を部分的に削除することによって通過帯或の両側に生ずる低域減衰極と高域減衰極の深度及び両減衰極の間隔を調整することを特徴とするストリップラインフィルタの減衰極調整法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、通過帯域の両側において減衰極を生じるストリップラインフィルタの減衰極調整法に関する。

【0002】

【従来の技術】 受信機などに用いられるストリップラインフィルタは、急峻な選択性特性 (shape factorのよい特性) を有することが要求される。この要求に対応する手段の一つとして、通過帯域の両側に減衰極を生じさせることにより、急峻な選択性を得るようにしたストリップラインフィルタがある。

【0003】 この種のストリップラインフィルタは、図11に示すように、誘電体基板aの表面に所要の共振周波数に応じた長さを有する複数の帯域内共振導体bを配設するとともに、該帯域内共振導体bの外側に夫々少なくとも一つの帯域外共振導体cを配設することによって、図12に示すように通過帯域に対し低域部分あるいは高域部分に減衰極A, Bを生じさせるようにしている。

【0004】 また、図13(実公昭60-7525号公報参照)に示すように、誘電体基板aの表面に複数の共振導体dを配設するとともに、該共振導体dのうち異なる共振導体d'間に亘って結合導体eを配設し、該結合導体eを介して前記両共振導体d'間を磁気結合若しくは静電結合させることにより、上記と同様に図12に示すような減衰極A, Bを生じせるようにしたものもある。

【0005】

【発明が解決しようとする課題】 上述のように誘電体基板aに配設される所定の導体パターンは、スクリーン印刷などの印刷手段により形成されるものであり、減衰極A, Bの間隔C(図12参照)が所定値となるように予め設定されているため、印刷後において該間隔Cを後発的に調整することができないという欠点がある。

【0006】 また、誘電体基板a上に帯域外共振導体cや結合導体eを配設するスペースが必要であるため、それだけ寸法が大きくなる欠点がある。

【0007】 本発明は、後発的に減衰極の深度及び間隔を調整可能とし、且つ、小型化したストリップラインフィルタの提供を目的とするものである。

【0008】

【課題を解決するための手段】 本発明は、外表面と側面に外部シールド導体が形成された一対の誘電体基板の積層面に、複数の帯状共振導体からなる所定導体パターンを配設し、該所定導体パターンの各帯状共振導体の一端を前記側面の外部シールド導体に接続したストリップラインフィルタにおいて、積層面の両側縁に側面の外部シールド導体と接続された内部シールド導体を前記帯状共振導体と平行に形成し、該内部シールド導体を部分的に削除することによって通過帯或の両側に生ずる低域減衰極と高域減衰極の深度及び両減衰極の間隔を調整することを特徴とするストリップラインフィルタの減衰極調整法。

【0009】

【作用】 積層面の両側縁に形成された内部シールド導体を部分的に削除することにより通過帯或の両側に減衰極が生じ、該シールド導体の削除量を増やすほど両減衰極の間隔が狭くなり、かつ深度が大きくなることが見出された。そこで、内部シールド導体の削除量を加減することによって任意の周波数に減衰極を移動させたり、その深さを変えることが可能となり、所定周波数の通過帯域波形を後発的に調整することが可能となる。

【0010】

【実施例】 添付図面について、本発明の一実施例を説明する。本発明に係るストリップラインフィルタは、図1及び図2に示すように、上下に積層して一体化される一対の誘電体基板1a, 1bからなる。各誘電体基板1a, 1bは矩形をなす誘電体セラミックからなり、その外表面及び側面には外部シールド導体5a, 5bが夫々形成される。一方の誘電体基板1aの積層面9(両誘電体基板1a, 1bを積層した状態における内表面)には所定の共振周波数に応じた長さを有する複数の帯状共振導体2が形成され、各帯状共振導体2の一端は前記側面の外部シールド導体5aに接続される。また、この各帯状共振導体2からなる所定導体パターンの両最外位置の帯状共振導体2から側面側へそれぞれ入出力用導電枝7, 7が延成される。

【0011】 また、誘電体基板1aの積層面9には、前記帯状共振導体2と平行な両側縁に沿って内部シールド導体8R, 8Lが形成される。該内部シールド導体8R, 8Lは前記入出力用導電枝7, 7の延成部分を除いて配設され、その外側縁は前記側面の外部シールド導体5aに夫々接続される。

【0012】 誘電体基板1aの外表面には、前記入出力用導電枝7, 7に表裏で対応する位置に入出力端子3, 3が設けられ、また、その側面には該入出力端子3, 3に対応させて接続路10, 10が設けられる。該接続路10, 10と入出力端子3, 3はその周囲を囲繞する絶

縁部4, 4により外部シールド導体5aと電気的に離隔されている。そして前記帯状共振導体2に入出力用導電枝7, 7及び接続路10, 10を介して入出力端子3, 3を接続させ、該入出力端子3, 3によって外部電路との電気的接続を可能としている。

【0013】また、前記誘電体基板1a, 1bのうち、他方の誘電体基板1bの積層面9には、上述した誘電体基板1aの各帯状共振導体2からなる所定導体パターン及び内部シールド導体8R, 8Lと鏡像関係となる所定導体パターンと内部シールド導体が夫々形成され、積層状態で互いに密着するようにしている。また、誘電体基板1bの側面には、前記絶縁部4, 4に対応させて絶縁部6, 6が形成され、該絶縁部6, 6によって入出力用導電枝7, 7と外部シールド導体5bとの絶縁を確保している。尚、誘電体基板1bの積層面9の前記所定パターンを省略し、誘電体基板1aの各帯状共振導体2からなる所定導体パターンと内部シールド導体8R, 8Lのみで、所要の濾波作用を生じさせるようにしても良い。

【0014】そして、かかる構成から成る誘電体基板1a, 1bを積層して一体化するのであるが、これに先立ち選択度特性の調整が行なわれる。即ち、スクリーン印刷等の手段で導電層を塗着することにより形成される各導体にあって、内部シールド導体8R, 8Lを部分的に削除することによって選択度特性を変化させることができる。

【0015】図3乃至図10は本発明における内部シールド導体8R, 8Lの削除量と選択度特性の変化の関係を表わす図であり、図3に示すように内部シールド導体8R, 8Lを全く削除しない場合には、図4に示すように通過帯或に減衰極のない選択度特性を有するが、図5に示すように内部シールド導体8R, 8Lを略2分の1まで削除すると、図6に示すように通過帯或の両側の低域部分及び高域部分に減衰極A, Bが生じる。そして更に内部シールド導体8R, 8Lを図7に示すように略4分の1まで削除すると、図8に示すように、図6における減衰極A, Bの間隔Cが次第に狭くなつて行き、内部シールド導体8R, 8Lを図9に示すように全て削除すると、図10に示すように減衰極A, Bの間隔Cを最も狭くすることができる。

【0016】したがって、このように内部シールド導体8R, 8Lの削除量によって減衰極A, Bの間隔C及び深度を任意に調整することができるため、両減衰極A, Bを所定周波数の通過帯域に近づけて急峻な選択度特性を得ることができる。このことは当然ながら、コムライン構造のフィルタにおいても同一の作用を得る。

【0017】尚、図9に示すように内部シールド導体8R, 8Lを全て削除すると、図10に示すように減衰極A, Bの間隔Cが最も狭くなるが、該減衰極A, Bを挟

む低域側及び高域側の通過帯域の減衰量が増加する不具合が生じるため、図8に示すような選択度特性波形が得られるように減衰極A, Bの間隔Cを調整することが好ましい。

【0018】

【発明の効果】本発明は上述のように、帯状共振導体と平行な積層面の両側縁に内部シールド導体を形成し、該内部シールド導体を部分的に削除するようにしたから、減衰域の低域部分と高域部分に減衰極を生じさせることができるとともに、該内部シールド導体の削除量によって両減衰極の間隔及び深度を後発的に調整することができる。このため、所定周波数の通過帯域の波形を正確に調整することができる優れた効果がある。

【0019】また、従来のように誘電体基板上に帯域外共振導体や結合導体を配設するスペースを確保する必要がないので、寸法を小型化することが可能である。

【図面の簡単な説明】

【図1】本発明にかかるストリップラインフィルタの一実施例を表わす分離斜視図である。

【図2】一方の誘電体基板1aの裏面図である。

【図3】内部シールド導体を削除していない誘電体基板の平面図である。

【図4】図3における選択度特性図である。

【図5】内部シールド導体を2分の1削除した誘電体基板の平面図である。

【図6】図5における選択度特性図である。

【図7】内部シールド導体を4分の1削除した誘電体基板の平面図である。

【図8】図7における選択度特性図である。

【図9】内部シールド導体を全て削除した誘電体基板の平面図である。

【図10】図9における選択度特性図である。

【図11】従来のストリップラインフィルタの平面図である。

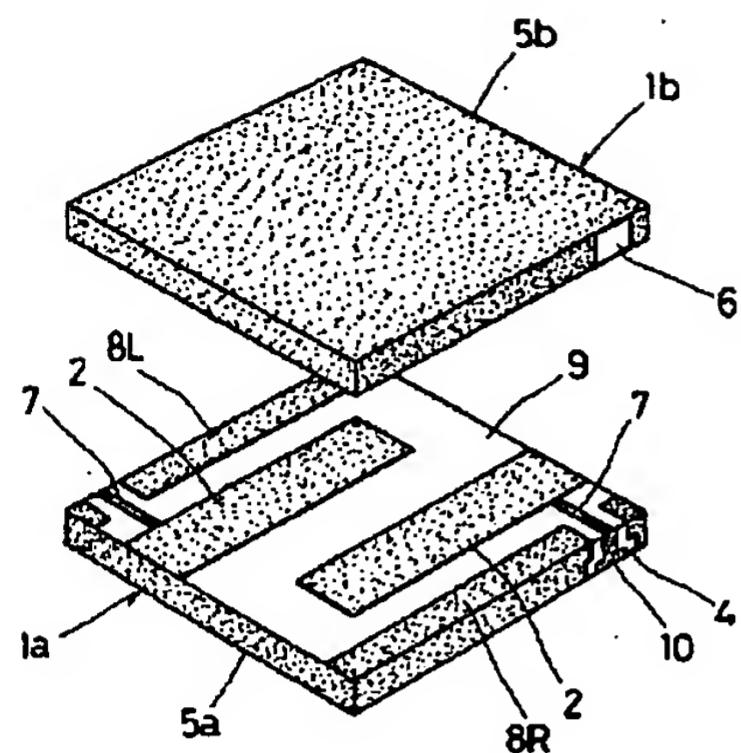
【図12】従来のストリップラインフィルタの選択度特性図である。

【図13】従来の他のストリップラインフィルタの平面図である。

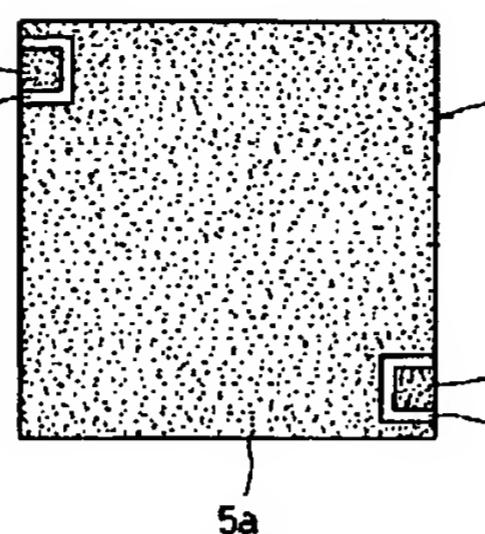
【符号の説明】

40	1a, 1b 誘電体基板
	2 共振導体
	3 入出力端子
	4 絶縁部
	5a, 5b 外部シールド導体
	6 絶縁部
	7, 7 入出力用導電枝
	8R, 8L 内部シールド導体
	9 積層面

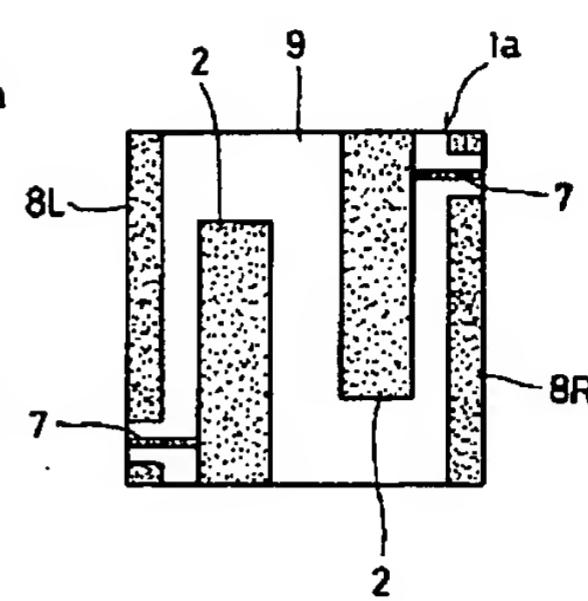
【図1】



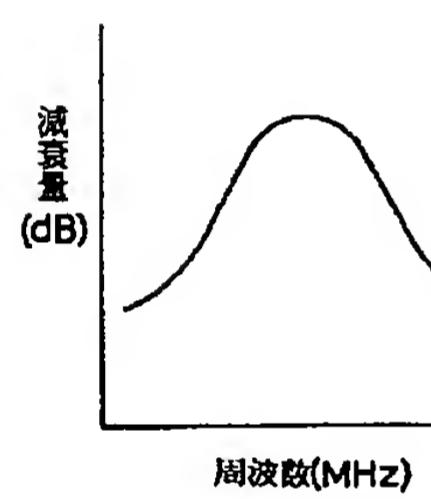
【図2】



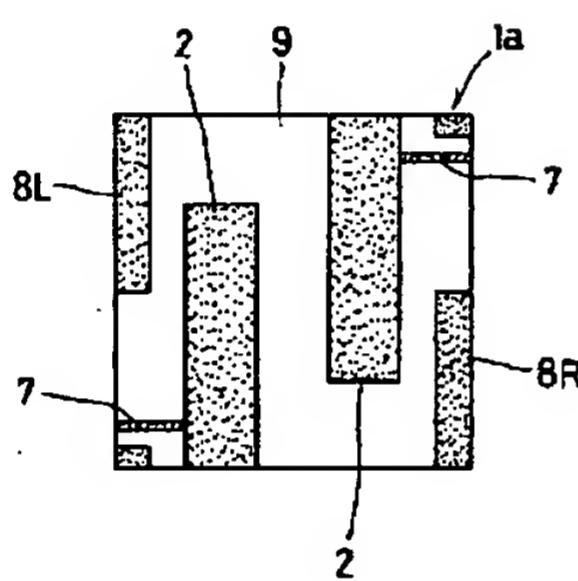
【図3】



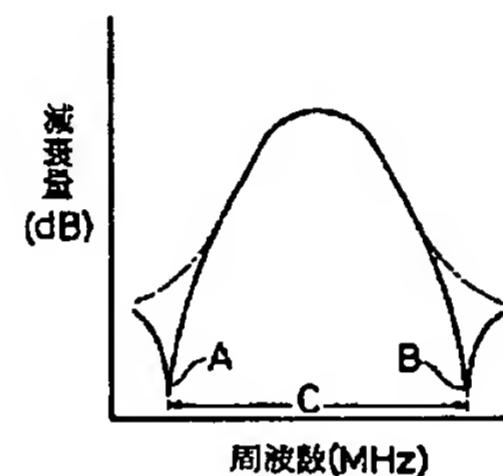
【図4】



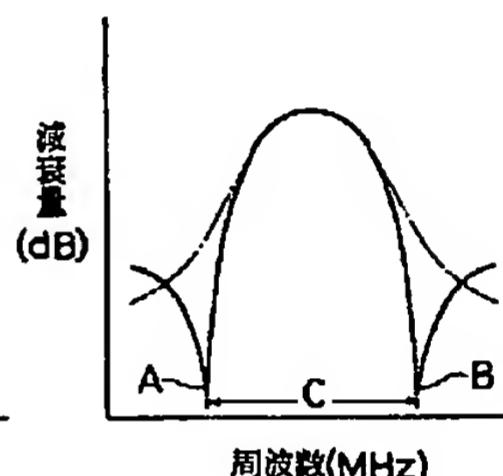
【図5】



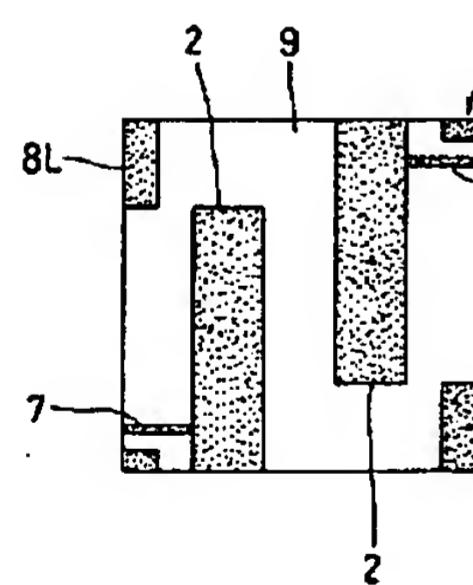
【図6】



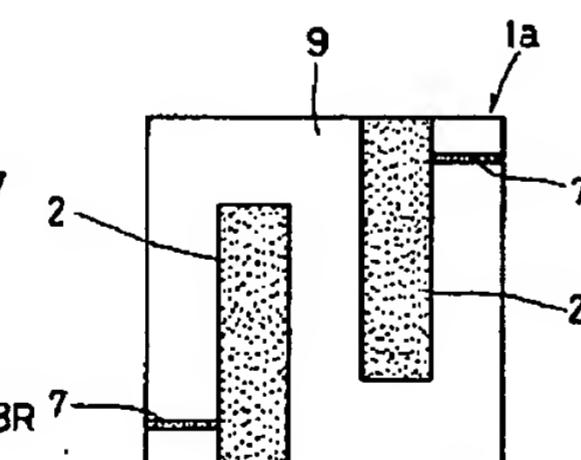
【図8】



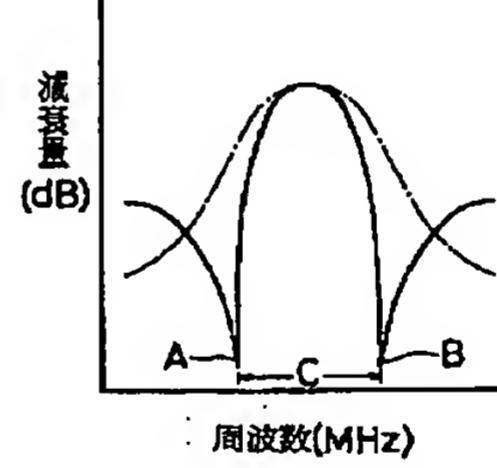
【図7】



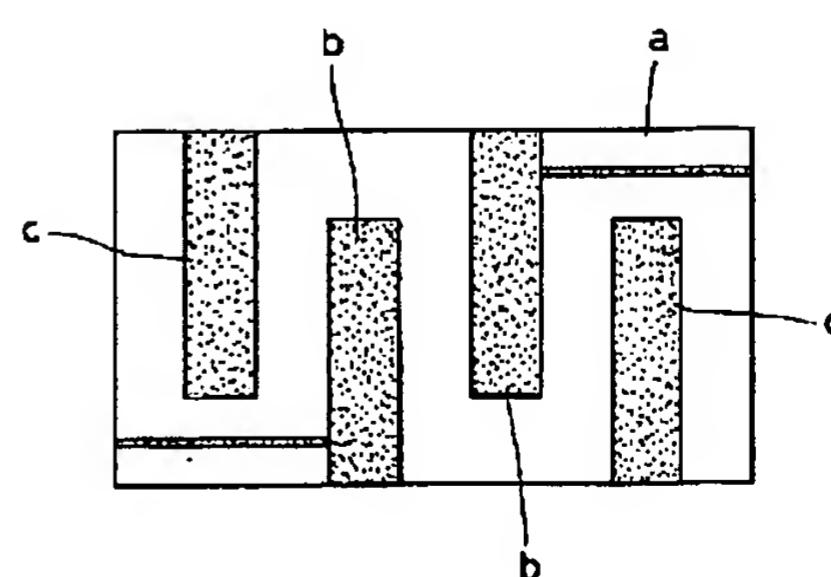
【図9】



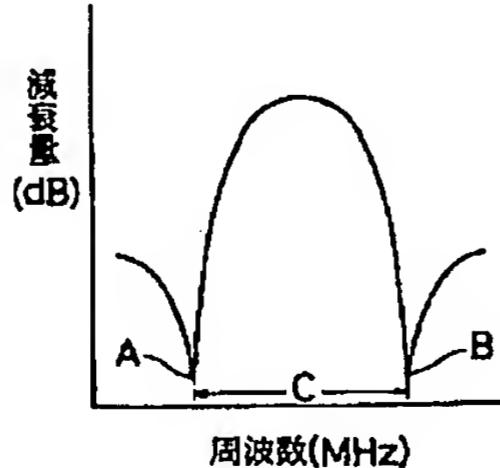
【図10】



【図11】



【図12】



【図13】

